

نام درس: اصول سیستمهای کامپیوتری

رشته تحصیلی: گرایش: علوم کامپیوتر

کد درس: ۱۱۱۵۱۶۳

تعداد سؤالات: نسی ۳۵ تکمیلی — تشریحی ۶

زمان امتحان: تستی و تکمیلی ۹۰ دقیقه تشریحی ۷۵ دقیقه

تعداد کل صفحات: ۸

۱. متمم (Complement) تابع $F = AB + C'D' + B'D$ کدام است؟

- الف. $F' = (A' + B')(C + D)(B + D')$ ب. $F' = (A + B)(C' + D')(B' + D)$
ج. $F' = A'B' + CD + BD'$ د. $F' = (AB + C'D')(C'D' + B'D)$

۲. تابع $F = (A' + B')(C' + D')(B' + D)$ معادل کدام SOP زیر است؟

- الف. $\Sigma(0, 1, 2, 5, 8, 9, 10)$ ب. $\Sigma(3, 4, 6, 7, 11, 12, 13, 14, 15)$
ج. $\Pi(0, 1, 2, 5, 8, 9, 10)$ د. $\Pi(3, 4, 6, 7, 11, 12, 13, 14, 15)$

۳. چنانچه متغیر و مکمل آن هر دو در ورودی وجود داشته باشند برای ساخت تابع $F = (A' + B')(C' + D')(B' + D)$ به چه تعداد NAND نیاز داریم؟

- الف. دو تا NAND دو ورودی، سه تا NAND سه ورودی
ب. دو تا NAND سه ورودی، دو تا NAND دو ورودی
ج. سه تا NAND دو ورودی، دو تا NAND سه ورودی
د. چهار تا NAND دو ورودی

۴. مدارهای مجتمع که بین ۲۰۰ تا چند هزار گیت در هر بسته دارند چه نام دارد؟

- الف. SSI ب. MSI ج. LSI د. VLSI

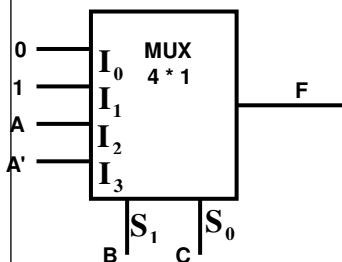
۵. برای یک کد گردان n به 2^n به چه تعداد گیت AND و NoT، (AND با n ورودی) نیاز است؟

- الف. $2n$ گیت NoT و 2^n گیت AND ب. n گیت NoT و 2^n گیت AND
ج. $n+1$ گیت NoT و 2^{n^2} گیت AND د. هیچکدام

۶. برای ساخت یک کد گذار (Encoder)، 2^n به n ، چه گیت هایی نیاز است؟

- الف. 2^n گیت NAND ب. 2^n گیت AND ج. n گیت OR د. n گیت XOR

۷. تحقق کدام تابع روبرو در مالتی پلکسر (MUX) روبرو ارائه شده است؟ ($F(A, B, C) = ?$)



- الف. $\Sigma(1, 3, 5, 6)$ ب. $\Sigma(1, 2, 5, 6)$
ج. $\Sigma(1, 3, 5)$ د. $\Sigma(1, 3, 5, 6, 7)$

۸. به چه تعداد حافظه 8×128 برای ساخت یک حافظه 16×4096 نیاز است؟

- الف. ۱۶ ب. ۳۲ ج. ۶۴ د. ۱۲۸

۹. برای ساخت یک تمام جمع کننده (Full Adder) به چند نیم جمع کننده نیاز است؟

- الف. ۲ ب. ۴ ج. ۳ د. ۵

۱۰. برای ساخت یک کد گردان 3×8 (Decoder) 3 به 8 (۳ به ۸) به چند کد گردان 2×4 نیاز است؟

- الف. ۱ ب. ۲ ج. ۳ د. ۴

نام درس: اصول سیستمهای کامپیوتری

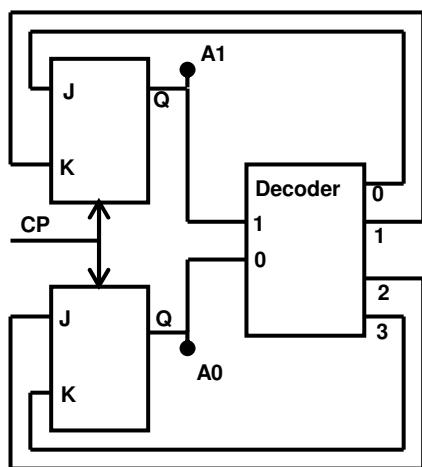
رشته تحصیلی: گرایش: علوم کامپیوتر

کد درس: ۱۱۱۵۱۶۳

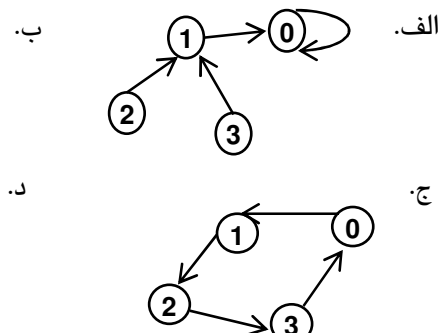
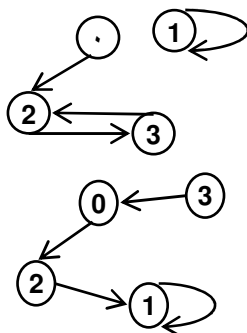
تعداد سؤال: نسی ۳۵ تکمیلی — تشریحی ۶

زمان امتحان: تستی و تکمیلی ۹۰ دقیقه تشریحی ۷۵ دقیقه

تعداد کل صفحات: ۸



۱۱. برای مدار زیر، کدامیک از نمودارهای حالت صحیح می باشد؟



۱۲. اگر بخواهیم یک T-ff را به D-ff تبدیل کنیم باید کدام تابع زیر را در ورودی T بسازیم؟ (⊗ به معنی xnor است)

الف. $T = D \oplus Q$ ب. $T = D \otimes Q$ ج. $T = D \oplus Q'$ د. $T = D' \oplus Q$

۱۳. اگر $A = A_1A_0$ یک عدد دودویی دو بیتی باشد و $F = F_3F_2F_1F_0$ و $F = A^2$ باشد آنگاه کدام گزینه زیر صحیح است؟

الف. $F_1 = A_0, F_0 = 0$ ب. $F_1 = A_1, F_0 = A_0$ ج. $F_1 = 0, F_0 = 1$ د. $F_1 = 0, F_0 = A_0$

۱۴. $(41.6875)_{10}$ برابر است با....

الف. $(101001.1011)_2$ ب. $(101001.1101)_2$ ج. $(100101.1011)_2$ د. $(100101.1101)_2$

۱۵. عدد دهدهی ۵۷۹ بر اساس کد ۲۴۲۱ کدام است؟

الف. ۱۰۱۱۱۱۰۰۱ ب. ۰۱۰۱۰۱۱۱۱۰۰۱ ج. ۱۱۱۱۱۰۱۱۱۱۰۱ د. ۱۰۱۱۱۱۰۱۱۱۱۱

۱۶. در یک کامپیوتر پایه با حافظه ۸۱۹۲ کلمه ۳۲ بیتی، طول DR، AR، AC و PC به ترتیب از راست به چپ، در کدام گزینه آمده است؟

الف. ۳۲، ۱۶، ۳۲ و ۱۳ ب. ۳۲، ۳۲، ۳۲ و ۳۲ ج. ۳۲، ۱۳، ۳۲ و ۱۳ د. ۱۳، ۳۲، ۳۲ و ۱۳

۱۷. بر طبق شکل پیوست شده برای کامپیوتر پایه، کدامیک از جملات زیر در یک کلاک پالس قابل انجام است؟

الف. $DR = DR + AC$ ب. $AC = AC + M[AR]$ ج. $M[AR] = AC + DR$ د. $DR = M[AR]$

۱۸. بر طبق شکل پیوست شده (کامپیوتر پایه)، فاز Fetch یک دستور در چند پالس ساعت، صورت می گیرد؟

الف. ۱ ب. ۲ ج. ۳ د. به نوع دستور بستگی دارد

۱۹. در یک کامپیوتر با ۱۶ تا رجیستر ۳۲ بیتی برای یک گذرگاه (BUS) به چند MUX و با چه ظرفیتی نیاز است؟

الف. به ۱۶ تا MUX، ۱۶ بیتی ج. به ۱۶ تا MUX، ۳۲ بیتی
ب. به ۳۲ تا MUX، ۱۶ بیتی د. به ۳۲ تا MUX، ۳۲ بیتی

نام درس: اصول سیستمهای کامپیوتری

رشته تحصیلی: گرایش: علوم کامپیوتر

کد درس: ۱۱۱۵۱۶۳

تعداد سؤال: نسی ۳۵ تکمیلی — تشریحی ۶

زمان امتحان: تستی و تکمیلی ۹۰ دقیقه تشریحی ۷۵ دقیقه

تعداد کل صفحات: ۸

۲۰. از گزینه های زیر کدام صحیح نیست؟

الف. زبان انتقال رجیستر زبانی است که قبل از ساخت سخت افزار از آن استفاده می شود.

ب. سیستم BUS، سیم بندی را کم می کند.

ج. بافر سه حالت عملکردی مشابه Not دارد.

د. چرخش منطقی با چرخش حسابی متفاوت می باشد.

۲۱. با توجه به جدول پیوست شده کامپیوتر پایه، کنترل پایه Load رجیستر AR به چند گیت AND دو ورودی نیاز دارد؟

د. ۶

ج. ۵

ب. ۴

الف. ۳

۲۲. از گزینه های زیر کدامیک صحیح است؟

الف. ریز عمل برابر یک دستورالعمل اسمبلی است.

ب. ریز عمل در یک کلاک پالس انجام می شود.

ج. برخی از ریز عمل ها در چند کلاک پالس انجام می شوند.

د. الف و ب

۲۳. کدامیک از ثباتهای زیر را باید حفاظت کنیم مگر آنکه قرار باشد تغییری در آنها صورت گیرد؟

الف. AR و PC ب. AC و PC ج. DR و AC د. هیچکدام از ثبات ها

۲۴. اگر ترتیب آدرس دهی عناصر BUS تغییر کند (مثلا AC از آدرس شماره ۴ به ۱ و AR از ۱ به ۴ تغییر کند) کدام گزینه

زیر صحیح است؟

الف. برخی از دستورات زودتر انجام خواهند شد.

ب. هیچ تغییری برای BUS رخ نخواهد داد.

ج. تنها حجم سیم بندی کنترل BUS، تغییر خواهد کرد.

د. قدرت ALU بیشتر خواهد شد.

۲۵. برنامه زیر را در نظر گرفته و محتوای AC، PC را به شانزده شانزدهی در پایان اجرای برنامه کدام است؟

010 CLA

011 ADD

012 BUN

013 HLT

014 AND

015 BUN

016 C1A5

017 93C6

016

014

017

013

الف. AC=8184 و PC=013

ب. AC=C1A5 و PC=015

ج. AC=8184 و PC=014

د. AC=93C6 و PC=013

۲۶. برنامه اسمبلی که توسط کامپایلر برای 10, 20, 30 if(A-B) تولید می شود، کدام است؟

د.

ج.

ب.

الف.

LDA B

CMA

INC

ADD A

SPA

BUN N10

SZA

BUN N20

BUN N30

LDA B

CMA

INC

ADD A

SPA

BUN N10

SZA

BUN N30

BUN N20

LDA A

CMA

INC

ADD B

SPA

BUN N10

SZA

BUN N30

BUN N20

LDA B

INC

CMA

ADD A

SPA

BUN N10

SZA

BUN N30

BUN N20

نام درس: اصول سیستمهای کامپیوتری

رشته تحصیلی: گرایش: علوم کامپیوتر

کد درس: ۱۱۱۵۱۶۳

تعداد سؤال: نسی ۳۵ تکمیلی — تشریحی ۶

زمان امتحان: تستی و تکمیلی ۹۰ دقیقه تشریحی ۷۵ دقیقه

تعداد کل صفحات: ۸

۲۷. کدامیک از موارد زیر صحیح است؟

مورد اول: اسمبلر در حین مرور دوم، جدول های MRI ، $non-MRI$ ، شبه دستورالعملها و سمبل آدرس را جستجو می کند.

مورد دوم: LC ، کلمه ای مکان شمار از حافظه است و به دستورالعمل یا عملوند در دست پردازش اشاره می کند.

مورد سوم: اسمبلر دو مروری، در مرور اول ترجمه را انجام می دهد.

الف. موارد اول و دوم ب. موارد دوم و سوم ج. موارد اول و سوم د. هر سه مورد

۲۸. با فرض آنکه هر روتین ریز برنامه بخواند ۸ ریز دستور را مهیا کند و کد عمل ۶ بیتی و حافظه کنترلی ۲۰۴۸ کلمه ای باشد

کدام نگاشت زیر لازم است؟ (نگاشت کد عمل به حافظه کنترلی)

الف. سه صفر در سمت راست و سه صفر در سمت چپ کد عمل

ب. دو صفر در سمت راست و دو صفر در سمت چپ کد عمل

ج. سه صفر در سمت راست و دو صفر در سمت چپ کد عمل

د. دو صفر در سمت راست و سه صفر در سمت چپ کد عمل

۲۹. می خواهیم قسمت ۹ بیتی ریز عملیات در یک ریز دستور را به تعدادی قسمت مجزا برای مشخص نمودن ۴۶ ریز عملیات

تقسیم کنیم، این قسمت ها چه تعداد و هریک چند بیتی باشد؟

الف. دو قسمت، ۵ بیتی و ۴ بیتی ب. سه قسمت هریک سه بیتی

ج. سه قسمت، ۳ بیتی، ۲ بیتی و ۴ بیتی د. چنین تقسیم بندی امکان پذیر نیست.

۳۰. فرض کنید روتین ADD به صورت زیر تغییر کند:

ADD $READ$ I $CALL$ $INDR2$
 ADD U JMP $FETCH$

بر اساس این تغییر کدام روتین می تواند روتین $INDR2$ (یافتن آدرس غیر مستقیم جدید) باشد؟

الف.

ب. $INDR2$ $READ$ U JMP $NEXT$
 $INDR2$ $DRTAR$ I JMP $NEXT$
 $READ$ U RET $DRTAR$ U RET

ج.

د. $INDR2$ $READ$ U JMP $NEXT$
 $INDR2$ $DRTAR$ U JMP $NEXT$
 $READ$ U RET $DRTAR$ U RET

۳۱. با توجه به شکل پیوست شده (Selection of address for control memory) اگر حافظه کنترل ۴۰۹۶ کلمه ۲۴ بیتی باشد

کدام گزینه زیر صحیح است؟

الف. تعداد بیت CAR برابر ۲۴ و تعداد ورودی هر MUX برابر ۱۲

ب. تعداد بیت CAR برابر ۱۲ و تعداد ورودی هر MUX برابر ۲۴

ج. تعداد بیت CAR برابر ۱۲ و تعداد ورودی هر MUX برابر ۴

د. تعداد بیت CAR برابر ۴ و تعداد ورودی هر MUX برابر ۱۲

۳۲. کامپیوتری دارای دستورات ۳۲ بیتی و آدرس ۱۲ بیتی است اگر این کامپیوتر ۲۵۰ دستور دو آدرسی داشته باشد

حداکثر تعداد دستورات تک آدرسی کدام است؟ (به فرض هیچ روش آدرس دهی دیگری نداریم)

الف. ۶

ب. ۴۰۹۶

ج. ۴۱۱۲

د. ۲۴۵۷۶

نام درس: اصول سیستمهای کامپیوتری

رشته تحصیلی: گرایش: علوم کامپیوتر

کد درس: ۱۱۱۵۱۶۳

تعداد سؤال: ۳۵ تکمیلی — تشریحی ۶

زمان امتحان: تستی و تکمیلی ۹۰ دقیقه تشریحی ۷۵ دقیقه

تعداد کل صفحات: ۸

۳۳. دستوری در خانه ۳۰۰ حافظه و قسمت آدرس آن در خانه ۳۰۱ حافظه ذخیره شده است مقدار قسمت آدرس برابر ۴۰۰ است و ثبات R1 دارای عدد ۲۰۰ می باشد. آدرس موثر با روشهای آدرس دهی مستقیم، نسبی، شاخص با R1 به عنوان شاخص کدام است؟ (از راست به چپ)

ب. ۶۰۰، ۷۰۲ و ۶۰۰

الف. ۶۰۰، ۷۰۰ و ۶۰۰

د. ۴۰۰، ۷۰۲ و ۲۰۰

ج. ۳۰۰، ۷۰۰ و ۶۰۲

۳۴. اگر $R = (72)_{16}$ و مقدار $(9A)_{16}$ از R تفریق شود، مقادیر بیت های وضعیت کدامند؟

ب. $C=1$, $S=1$, $Z=0$, $V=1$

الف. $C=1$, $S=0$, $Z=0$, $V=1$

د. $C=0$, $S=1$, $Z=0$, $V=1$

ج. $C=0$, $S=1$, $Z=1$, $V=0$

۳۵. کدام گزینه از خواص کامپیوترهای RISC نمی باشد؟

ب. روشهای آدرس دهی نسبتا کم

الف. تعداد دستورات نسبتا کم

د. کنترل سخت افزاری بجای کنترل نرم افزاری

ج. قالب (فرمت) دستورات با طول متغییر

سوالات تشریحی (سه و نیم نمره دارد)

بخش اول: از دو سوال زیر، تنها به یک سوال پاسخ دهید. (هر سوال یک نمره دارد)

۱. یک مدار ترتیبی با یک ورودی x و دو فلیپ فلاپ A و B از نوع JK که معادلات ورودی فلیپ فلاپ ها به صورت زیر است را در نظر گرفته و نمودار حالت آن را بدست آورید؟

$$\begin{cases} J_A = Bx \\ K_A = Bx \end{cases}, \begin{cases} J_B = x \\ K_B = x \end{cases}$$

۲. مدار مربوط به یک شمارنده چهار بیتی همزمان را رسم کنید؟ (راهنمایی: از چهار تا فلیپ فلاپ JK و ۴ تا گیت AND و دو سیگنال برای شمارش و پالس ساعت استفاده کنید)

بخش دوم: از چهار سوال زیر، تنها به دو سوال پاسخ دهید. (هر سوال یک و بیست و پنج صدم نمره دارد)

۳. با استفاده از ۴ تا Fulladder یک مدار ترکیبی بسازید که با استفاده از یک سیگنال کنترلی بتوان دو عملیات زیر را انجام داد؟ (هر تعداد گیت کمکی می خواهید استفاده کنید)

If $M=0$ then $S=A+B$

If $M=1$ then $S=A-B$

۴. با توجه به جدول پیوست شده (Control Function and)

(Microoperations for the Basic Computer) مدار کنترل پایه Load ثبات AC را رسم کنید؟

۵. با توجه به جدول پیوست شده (Symbols and Binary Code for Microinstruction Fields) ریز برنامه هریک از دستورات زیر را بنویسید؟ (منظور از EA، آدرس موثر می باشد)

الف. $AC=Ac+M[EA]$ ب. Fetch

۶. جمله $X=(A+B)(C+D)$ را در نظر گرفته و برای هریک از مدل های معماری زیر برنامه آنرا بنویسید؟

الف. سه آدرس ب. دو آدرس ج. یک آدرس د. صفر آدرس (پشته ای)

موفق باشید.

نام درس: اصول سیستمهای کامپیوتری

رشته تحصیلی: گرایش: علوم کامپیوتر

کد درس: ۱۱۱۵۱۶۳

تعداد سؤالات: ۳۵ تکمیلی — تشریحی ۶

زمان امتحان: تستی و تکمیلی ۹۰ دقیقه تشریحی ۷۵ دقیقه

تعداد کل صفحات: ۸

جدول ۵-۶ توابع کنترلی و ریز عملهای کامپیوتر پایه

	$R'T_0:$	$AR \leftarrow PC$	واکشی
	$R'T_1:$	$IR \leftarrow M[AR], PC \leftarrow PC+1$	
	$R'T_2:$	$D_0, \dots, D_7 \leftarrow \text{Decode } IR(12-14)$	کدگذاری
		$AR \leftarrow IR(0-11), I \leftarrow IR(15)$	
	$D_7IT_0:$	$AR \leftarrow M[AR]$	غیر مستقیم وقفه:
	$T_0T_1T_2(IEN)(FGI+FGO):$		
	$RT_0:$	$AR \leftarrow 0, TR \leftarrow PC$	
	$RT_1:$	$M[AR] \leftarrow TR, PC \leftarrow 0$	
	$RT_2:$	$PC \leftarrow PC+1, IEN \leftarrow 0, R \leftarrow 0, SC \leftarrow 0$	حافظه ای:
AND	$D_0T_0:$	$DR \leftarrow M[AR]$	
	$D_0T_0:$	$AC \leftarrow AC \wedge DR, SC \leftarrow 0$	
ADD	$D_1T_0:$	$DR \leftarrow M[AR]$	
	$D_1T_0:$	$AC \leftarrow AC+DR, E \leftarrow C_{out}, SC \leftarrow 0$	
LDA	$D_2T_0:$	$DR \leftarrow M[AR]$	
	$D_2T_0:$	$AC \leftarrow DR, SC \leftarrow 0$	
STA	$D_3T_0:$	$M[AR] \leftarrow AC, SC \leftarrow 0$	
BUN	$D_3T_0:$	$PC \leftarrow AR, SC \leftarrow 0$	
BSA	$D_0T_0:$	$M[AR] \leftarrow PC, AR \leftarrow AR+1$	
	$D_0T_0:$	$PC \leftarrow AR, SC \leftarrow 0$	
ISZ	$D_4T_0:$	$DR \leftarrow M[AR]$	
	$D_4T_0:$	$DR \leftarrow DR+1$	
	$D_4T_0:$	$M[AR] \leftarrow DR, \text{ if } (DR=0) \text{ then } (PC \leftarrow PC+1), SC \leftarrow 0$	

ثباتی:

$D_7IT_0 = r$ (مشترک در همه دستورالعملهای ثباتی)

$IR(i) = B_i \ (i = 0, 1, 2, \dots, 12)$

	$r:$	$SC \leftarrow 0$
CLA	$rB_{10}:$	$AC \leftarrow 0$
CLE	$rB_{10}:$	$E \leftarrow 0$
CMA	$rB_9:$	$AC \leftarrow \overline{AC}$
CME	$rB_8:$	$E \leftarrow \overline{E}$
CIR	$rB_7:$	$AC \leftarrow \text{shr } AC, AC(15) \leftarrow E, E \leftarrow AC(0)$
CIL	$rB_6:$	$AC \leftarrow \text{shl } AC, AC(0) \leftarrow E, E \leftarrow AC(15)$
INC	$rB_5:$	$AC \leftarrow AC+1$
SPA	$rB_4:$	If $(AC(15)=0)$ then $(PC \leftarrow PC+1)$
SNA	$rB_3:$	If $(AC(15)=1)$ then $(PC \leftarrow PC+1)$
SZA	$rB_2:$	If $(AC=0)$ then $(PC \leftarrow PC+1)$
SZE	$rB_1:$	If $(E=0)$ then $(PC \leftarrow PC+1)$
HLT	$rB_0:$	$S \leftarrow 0$

ورودی-خروجی:

$D_7IT_0 = p$ (مشترک در همه دستورالعملهای ورودی-خروجی)

$IR(i) = B_i \ (i = 6, 7, 8, 9, 10, 11)$

	$p:$	$SC \leftarrow 0$
INP	$pB_{11}:$	$AC(0-7) \leftarrow INPR, FGI \leftarrow 0$
OUT	$pB_{10}:$	$OUTR \leftarrow AC(0-7), FGO \leftarrow 0$
SKI	$pB_9:$	If $(FGI=1)$ then $(PC \leftarrow PC+1)$
SKO	$pB_8:$	If $(FGO=1)$ then $(PC \leftarrow PC+1)$
ION	$pB_7:$	$IEN \leftarrow 1$
IOF	$pB_6:$	$IEN \leftarrow 0$

نام درس: اصول سیستمهای کامپیوتری

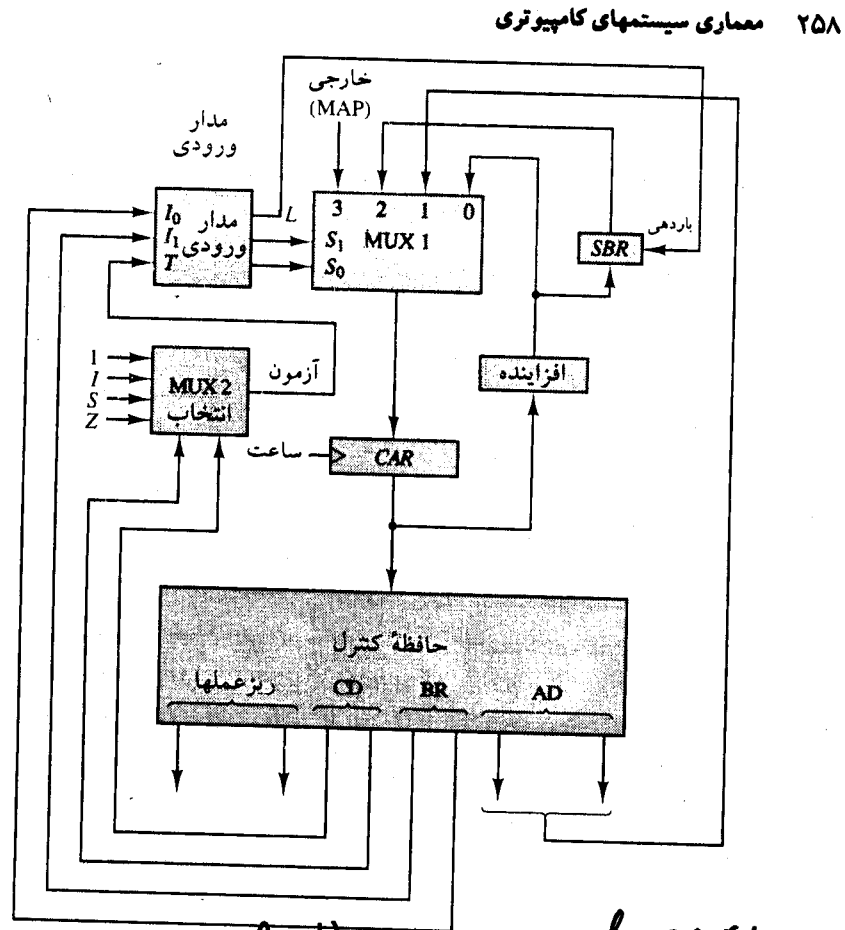
رشته تحصیلی: گرایش: علوم کامپیوتر

کد درس: ۱۱۱۵۱۶۳

تعداد سؤال: ۳۵ نسنی تکمیلی — تشریحی ۶

زمان امتحان: تستی و تکمیلی ۹۰ دقیقه تشریحی ۷۵ دقیقه

تعداد کل صفحات: ۸



selection of address for control memory
شکل ۷-۸ دنباله‌گر ریز برنامه برای حافظه کنترل

نام درس: اصول سیستمهای کامپیوتری

رشته تحصیلی: گرایش: علوم کامپیوتر

کد درس: ۱۱۱۵۱۶۳

تعداد سئوال: نسنی ۳۵ تکمیلی -- تشریحی ۶

زمان امتحان: تستی و تکمیلی ۹۰ دقیقه تشریحی ۷۵ دقیقه

تعداد کل صفحات: ۸

symbols and Binary code for microinstruction Field

جدول ۱-۷ نمادها و کد دودویی برای میدانهای ریز دستورالعملها

نماد	ریز عمل	F1
NOP	هیچ	۰۰۰
ADD	$AC \leftarrow AC + DR$	۰۰۱
CLRAC	$AC \leftarrow ۰$	۰۱۰
INCAC	$AC \leftarrow AC + ۱$	۰۱۱
DRTAC	$AC \leftarrow DR$	۱۰۰
DRTAR	$AR \leftarrow DR(۰-۱۰)$	۱۰۱
PCTAR	$AR \leftarrow PC$	۱۱۰
WRITE	$M[AR] \leftarrow DR$	۱۱۱

نماد	ریز عمل	F2
NOP	هیچ	۰۰۰
SUB	$AC \leftarrow AC - DR$	۰۰۱
OR	$AC \leftarrow AC \vee DR$	۰۱۰
AND	$AC \leftarrow AC \wedge DR$	۰۱۱
READ	$DR \leftarrow M[AR]$	۱۰۰
ACTDR	$DR \leftarrow AC$	۱۰۱
INCDR	$DR \leftarrow DR + ۱$	۱۱۰
PCTDR	$DR(۰-۱۰) \leftarrow PC$	۱۱۱

نماد	ریز عمل	F3
NOP	هیچ	۰۰۰
XOR	$AC \leftarrow AC \oplus DR$	۰۰۱
COM	$AC \leftarrow \overline{AC}$	۰۱۰
SHL	$AC \leftarrow shl AC$	۰۱۱
SHR	$AC \leftarrow shr AC$	۱۰۰
INCPC	$PC \leftarrow PC + ۱$	۱۰۱
ARTPC	$PC \leftarrow AR$	۱۱۰
	رزرو	۱۱۱

توضیح	نماد	شرط	CD
انشعاب نامشروط	U	همیشه ۱	۰۰
بیت آدرس غیرمستقیم	I	$DR(۱۵)$	۰۱
بیت علامت AC	S	$AC(۱۵)$	۱۰
مقدار صفر در AC	Z	$AC=۰$	۱۱

عملکرد	نماد	BR
$CAR \leftarrow AD$ اگر شرط برابر ۱ باشد	JMP	۰۰
$CAR \leftarrow CAR + ۱$ اگر شرط برابر ۰ باشد		
$CAR \leftarrow AD$ ، $SBR \leftarrow CAR + ۱$ اگر شرط برابر ۱ باشد	CALL	۰۱
$CAR \leftarrow CAR + ۱$ اگر شرط برابر ۰ باشد		
$CAR \leftarrow SBR$ (بازگشت از زیرروال)	RET	۱۰
$CAR(۰,۱,۶) \leftarrow ۰$ ، $CAR(۲-۵) \leftarrow DR(۱۱-۱۴)$	MAP	۱۱