

نام درس: الکترونیک دیجیتال

رشته تحصیلی و کد درس: مهندسی سخت افزار

۱۱۱۵۲۰۲

کد سری سؤال: یک (۱)

استفاده از ماشین حساب

مجاز است.

تعداد سؤالات: تستی: ۲۸ تشریحی: ۴

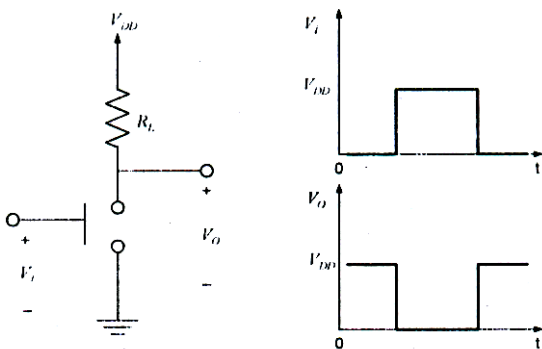
زمان آزمون: تستی: ۷۵ تشریحی: ۶۰ دقیقه

آزمون نمره منفی دارد ○ ندارد ⊗

امام علی^ع: برتری مردم به یکدیگر، به دانش‌ها و خردهاست؛ نه به ثروت‌ها و تبارها.

۱. کدام گزینه غلط است؟

- الف. توان تلف شده در مدار منطقی دارای مؤلفه های ایستا و پویا می باشد.
- ب. توان استاتیک، توانی است که وقتی مدار تغییر حالت می دهد (خروجی عوض می شود)، در مدار تلف می شود.
- ج. در معکوس کننده ی ایده آل شکل زیر وقتی خروجی در حالت بالا قرار دارد توان ایستا صفر است.
- د. در معکوس کننده ی ایده آل شکل زیر وقتی خروجی در حالت پایین قرار دارد توان استاتیک برابر با $\frac{V_{DD}^2}{R_L}$



۲. کدام گزینه غلط است؟

- الف. در عناصری مانند ترانزیستورهای دوقطبی که به صورت پویا عمل می کنند وجود تأخیر اجتناب ناپذیر است.
- ب. زمان نزول عبارتست از، مدت زمان لازم برای رسیدن ورودی ۹۰٪ به ۱۰٪ مقدار نهایی.
- ج. اگر سطح ولتاژ بالا برای منطق صفر و سطح ولتاژ پایین برای منطق یک استفاده شود، در منطق منفی کار می کند.
- د. مدار مجتمع با مقیاس کوچک شامل ده تا صد گیت می باشد.

۳. کدام گزینه صحیح است؟

- الف. با کاهش جریان منبع، تلفات توان کاهش می یابد.
- ب. برای مقایسه ی خانواده های منطقی از حاصلجمع تأخیر و توان $(DP = t_p + t_D)$ استفاده می شود.
- ج. در هر خانواده دیجیتال ساده ترین عنصر گیت، OR است و مشخصات آن خانواده با این گیت بررسی می شود.
- د. عملیات منطقی اصلی عبارتست از AND و OR و NOT و NAND.

تعداد سؤالات: تستی: ۲۸ تشریحی: ۴
 زمان آزمون: تستی: ۷۵ تشریحی: ۶۰ دقیقه
 آزمون نمره منفی دارد ○ ندارد ⊗

نام درس: الکترونیک دیجیتال

رشته تحصیلی و کد درس: مهندسی سخت افزار

۱۱۱۵۲۰۲

کد سری سؤال: یک (۱)

استفاده از ماشین حساب

مجاز است.

۴. برای گیت AND با سطح منتقل شده در شکل زیر ولتاژ خروجی مینیمم و ماکزیمم کدام است؟

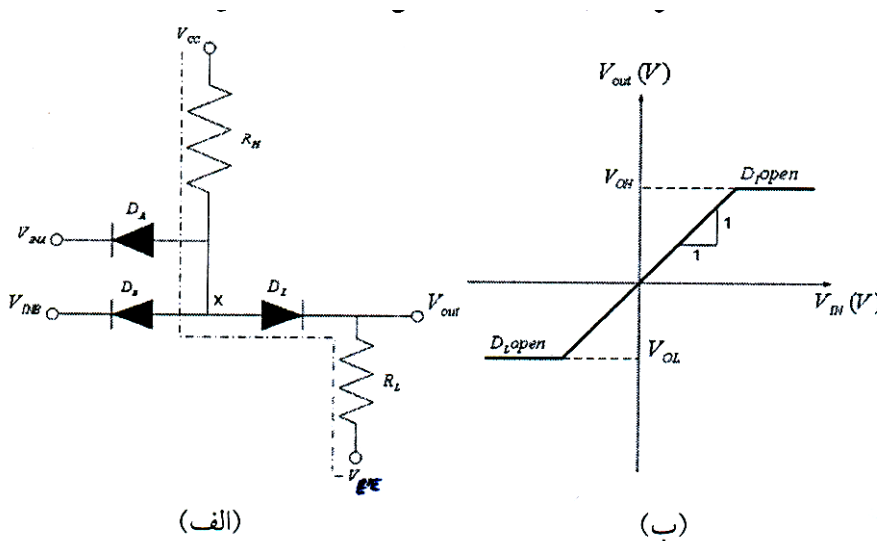
فرض کنید، $V_{CC}=4V$ و $V_{EE}=4V$ و $V_D(ON)=0.7V$ و $R_H=1k\Omega$ و $R_L=2k\Omega$.

ب. $V_{OH}=0.87(V)$ و $V_{OL}=-4(V)$

الف. $V_{OH}=-0.87(V)$ و $V_{OL}=4(V)$

د. $V_{OH}=0.93(V)$ و $V_{OL}=-3$

ج. $V_{OH}=-0.93(V)$ و $V_{OL}=3(V)$



۵. کدام گزینه صحیح است؟

الف. با اغلب فلزات و سیلیکون نوع P می توان دیود شاتکی ایجاد نمود.

ب. دیود شاتکی دیودی است که منطقه P در آن با فلز سیلیسایدپلاتینیم جایگزین شده تا فقط در یک جهت جریان برقرار شود.

ج. دیودهای محدود کننده در ورودی گیت ها باعث می شود که این ورودی ها از ۰.۷ ولت بیشتر نشوند.

د. در اتصال ولتاژ مثبت V_D به P جریان های مربوط به حامل های اکثریت در طول پیوند کاهش می یابد.

۶. کدام گزینه غلط است؟

الف. ساختن مدارهای CMOS به نسبت مشکلتر از NMOS است.

ب. CMOS رایج ترین تکنولوژی بین تکنولوژی های مدار مجتمع MOSFET است.

ج. در MOSFET ها جریان تنها با یک نوع حامل (الکترون یا حفره) ایجاد می شود.

د. توابع منطقی و حافظه های دیجیتال را نمی توان منحصرأ با مدارهایی تحقق بخشید که صرفأ از MOSFET استفاده می کنند.

تعداد سوالات: تستی: ۲۸ تشریحی: ۴
 زمان آزمون: تستی: ۷۵ تشریحی: ۶۰ دقیقه
 آزمون نمره منفی دارد ○ ندارد ⊗

نام درس: الکترونیک دیجیتال

رشته تحصیلی و کد درس: مهندسی سخت افزار

۱۱۱۵۲۰۲

کد سری سؤال: یک (۱)

استفاده از ماشین حساب

مجاز است.

۷. مقاومت بین درین و سورس در نقطه کار مدار زیر کدام گزینه است؟

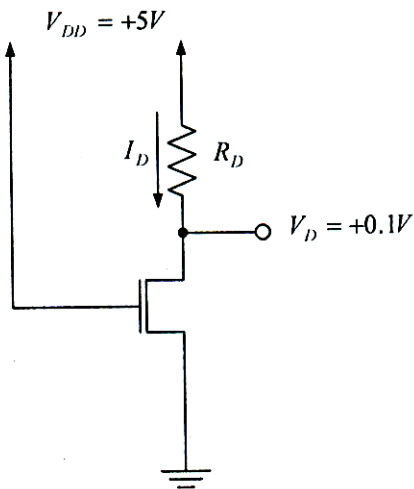
فرض کنید، $V_t = 1\text{V}$ و $K_n = 0.5\text{ mA/V}^2$

د. $r_{ds} = 14\Omega$

ج. $r_{ds} = 580\Omega$

ب. $r_{ds} = 0$

الف. $r_{ds} = 235\Omega$



۸. مقدار $P_{DD}(\text{avg})$ (متوسط توان مصرفی ایستا) برای معکوس کننده NMOS با بار مقاومتی در شکل زیر کدام گزینه است؟

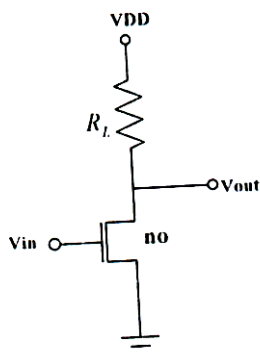
$V_{out} = 0.6\text{V}$ و $(W/L)_{no} = (10\mu\text{m}/5\mu\text{m})$ و $V_{DD} = 5\text{V}$ و $V_{Tn} = 1\text{V}$ و $K'_n = 20\mu\text{A/V}^2$ و $R_L = 50\text{K}\Omega$

د. $256\mu\text{W}$

ج. $220\mu\text{W}$

ب. $112\mu\text{W}$

الف. $570\mu\text{W}$



تعداد سوالات: تستی: ۲۸ تشریحی: ۴
 زمان آزمون: تستی: ۷۵ تشریحی: ۶۰ دقیقه
 آزمون نمره منفی دارد ○ ندارد ⊗

نام درس: الکترونیک دیجیتال

رشته تحصیلی و کد درس: مهندسی سخت افزار

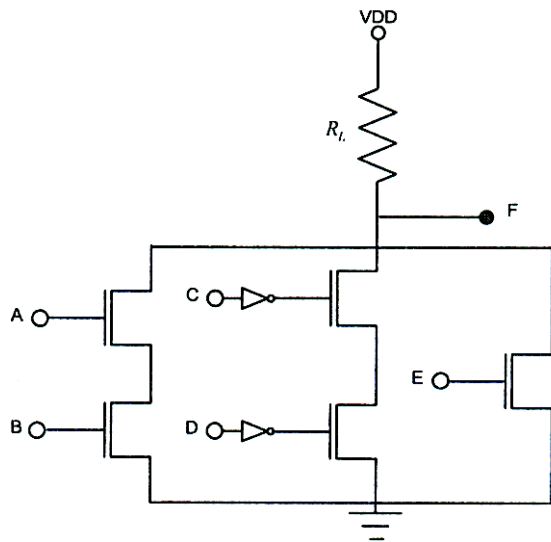
۱۱۱۵۲۰۲

کد سری سؤال: یک (۱)

استفاده از ماشین حساب

مجاز است.

۹. شکل زیر تابع مربوط به کدام گزینه را پیاده سازی می کند؟



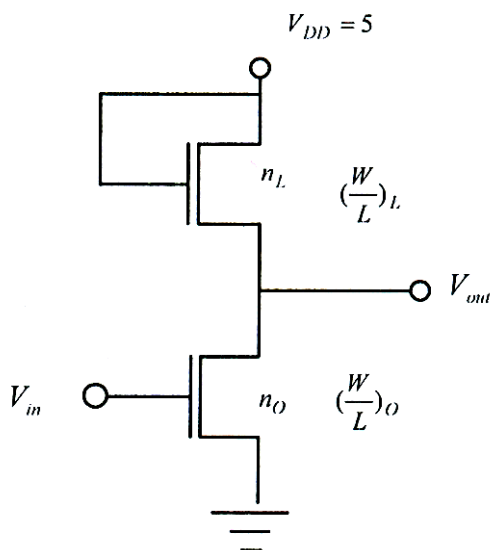
ب. $F = \overline{(AB + (\overline{C + D}) + E)}$

د. $F = \overline{((A + B)(\overline{CD})E)}$

الف. $F = \overline{(AB + (\overline{C + D}) + E)}$

ج. $F = \overline{(A + B)(\overline{C} \overline{D})E}$

۱۰. برای معکوس کننده ی افزایش شکل زیر V_{OH} (حداکثر ولتاژ خروجی) کدام گزینه است؟



د. ۵.۳v

ج. ۳.۸v

ب. ۲.۶v

الف. ۷.۵v

تعداد سؤالات: تستی: ۲۸ تشریحی: ۴
زمان آزمون: تستی: ۷۵ تشریحی: ۶۰ دقیقه
آزمون نمره منفی دارد ○ ندارد ⊗

نام درس: الکترونیک دیجیتال

رشته تحصیلی و کد درس: مهندسی سخت افزار

۱۱۱۵۲۰۲

کد سری سؤال: یک (۱)

استفاده از ماشین حساب مجاز است.

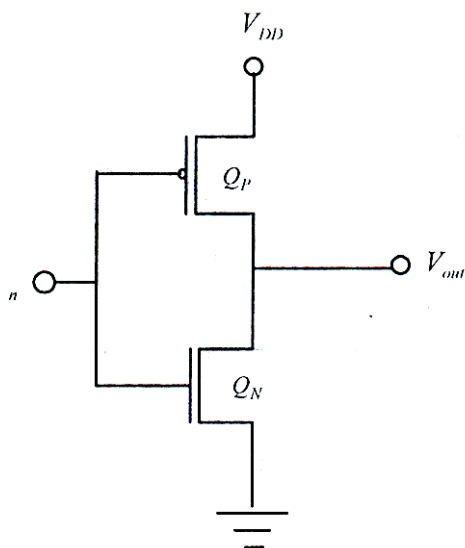
۱۱. کدام گزینه در مورد مقایسه معکوس کننده های NMOS با بار کاهشی و افزایشی صحیح نیست؟

الف. معکوس کننده ی با بار کاهشی، سطح کمتری روی تراشه اشغال کرده و حاشیه نویز بیشتری نسبت به معکوس کننده با بار افزایش دارد.

ب. سرعت کار با بار کاهشی نسبت به بار افزایشی بالاتر است.

ج. عملاً تمام مدارهای منطقی و حافظه های NMOS از تکنولوژی بار کاهشی استفاده می کنند.

د. تأخیر انتشار با بار افزایشی نسبت به بار افزایشی بالاتر است.

۱۲. توان مصرفی ایستا ($P_{DD(avg)}$) در معکوس کننده ی CMOS شکل زیر کدام گزینه است؟الف. $513\mu w$

ب. 0

ج. $132\mu w$ د. $350\mu w$

۱۳. کدام گزینه غلط است؟

الف. پدیده هیستریزیس هنگامی اتفاق می افتد که گذر خروجی از بالا به پایین و برعکس به ازای مقادیر مختلف ولتاژ ورودی باشد.

ب. به مدارهای مبتنی بر خاصیت هیستریزیس، مدارهای اشmitt تریگر گفته می شود.

ج. از مدارهای اشmitt تریگر برای افزایش سرعت سیگنالهای کند استفاده می شود.

د. مدارهای اشmitt تریگر تأثیری در بهبود شکل سیگنالهای نویزی ندارند.

تعداد سؤالات: تستی: ۲۸ تشریحی: ۴
 زمان آزمون: تستی: ۷۵ تشریحی: ۶۰ دقیقه
 آزمون نمره منفی دارد ○ ندارد ⊗

نام درس: الکترونیک دیجیتال

رشته تحصیلی و کد درس: مهندسی سخت افزار

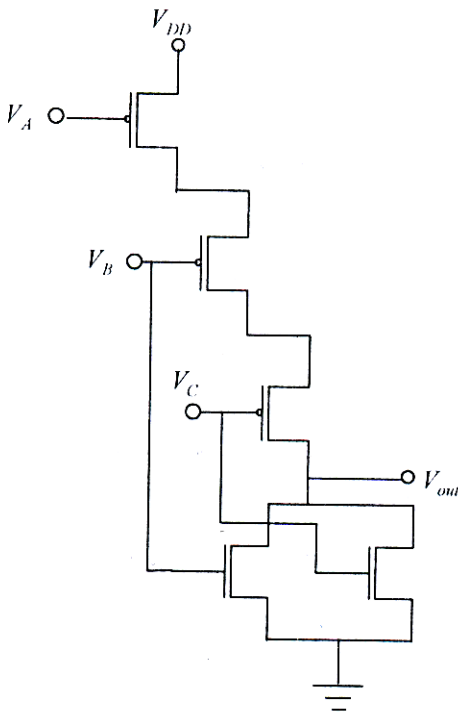
۱۱۱۵۲۰۲

کد سری سؤال: یک (۱)

استفاده از ماشین حساب

مجاز است.

۱۴. کدام گزینه باعث می شود خروجی امپدانس بالا باشد؟ (خروجی هیچ مسیری به V_{DD} یا زمین نباشد)



الف. V_A و V_B و V_C هر سه بالا باشد.

ب. V_A و V_B هر دو بالا و V_C پایین باشد.

ج. V_A پایین و V_B و V_C هر دو بالا باشد.

د. V_A بالا و V_B و V_C هر دو پایین باشد.

۱۵. کدام گزینه غلط است؟

الف. مساحت در خانواده CMOS خیلی بیشتر از خانواده NMOS است.

ب. از مزایای CMOS زیاد بودن خازن ورودی طبقه بعدی است.

ج. ترانزیستورهای عبور شبیه یک سوئیچ کنترل شده با ولتاژ گیت (V_{cnt}) می باشد.

د. ترانزیستورهای عبور بیشتر در مالتی پلکسرها و توابع XOR استفاده می شوند.

۱۶. کدام گزینه در مورد مشکلات مدارهای پویا غلط است؟

الف. مشکل نشت بار دارد.

ب. مشکل اشتراک بار دارد.

ج. مشکل کندی و پیچیدگی ساختار دارد.

د. مشکل Clock feed through دارد.

نام درس: الکترونیک دیجیتال

رشته تحصیلی و کد درس: مهندسی سخت افزار

۱۱۱۵۲۰۲

کد سری سؤال: یک (۱)

استفاده از ماشین حساب

مجاز است.

تعداد سؤالات: تستی: ۲۸ تشریحی: ۴

زمان آزمون: تستی: ۷۵ تشریحی: ۶۰ دقیقه

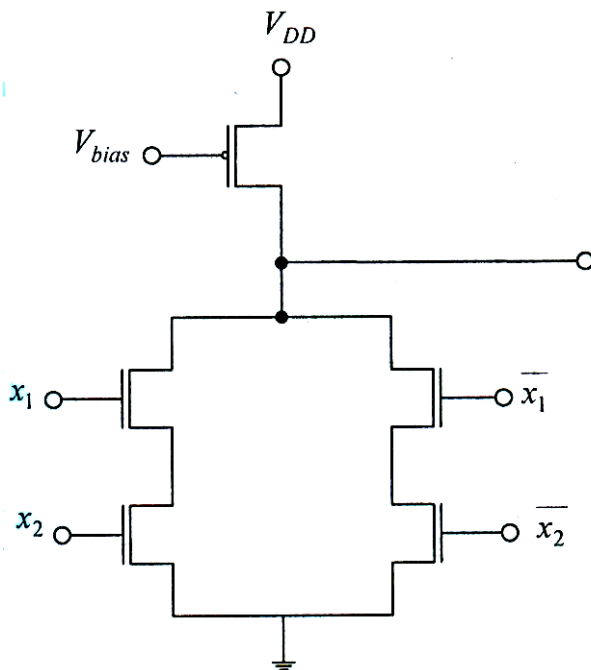
آزمون نمره منفی دارد ○ ندارد ⊗

۱۷. کدام گزینه برای تکمیل جمله زیر صحیح است؟

«مهمترین عیب ترانزیستور عبور، است که ممکن است هنگام انتقال 1، مسیر جریان را از به برقرار کند.»

الف. بخاطر افت ولتاژ $V_{DD} - V_{DD} -$ خروجیب. بخاطر اضافه ولتاژ $V_{SS} - V_{DD} -$ (زمین)ج. بخاطر اضافه ولتاژ $V_{DD} - V_{DD} -$ خروجید. بخاطر افت ولتاژ $V_{SS} - V_{DD} -$ (زمین)

۱۸. مدار شکل زیر با استفاده از منطق شبه NMOS چه تابعی را پیاده سازی می کند؟



الف. XOR

ب. XNOR

ج. AND

د. NAND

۱۹. کدام گزینه غلط است؟

الف. لچ ها و فلیپ فلاپ ها را می توان هم به صورت پویا و هم به صورت ایستا پیاده سازی کرد.

ب. مدارهای دامینو، مدارهای پویایی هستند که در خروجی هر گیت آن یک معکوس کننده وجود دارد.

ج. منطق NORA منطقی است که در آن لچ های پویا استفاده می شود و مشکل مسابقه حذف شده است.

د. لچ ها، حساس به لبه و فلیپ فلاپها، حساس به سطح هستند.

نام درس: الکترونیک دیجیتال

رشته تحصیلی و کد درس: مهندسی سخت افزار

۱۱۱۵۲۰۲

کد سری سؤال: یک (۱)

استفاده از ماشین حساب

مجاز است.

تعداد سؤالات: تستی: ۲۸ تشریحی: ۴

زمان آزمون: تستی: ۷۵ تشریحی: ۶۰ دقیقه

آزمون نمره منفی دارد ○ ندارد ⊗

۲۰. کدام گزینه جمله زیر را بطور صحیح تکمیل می کند؟

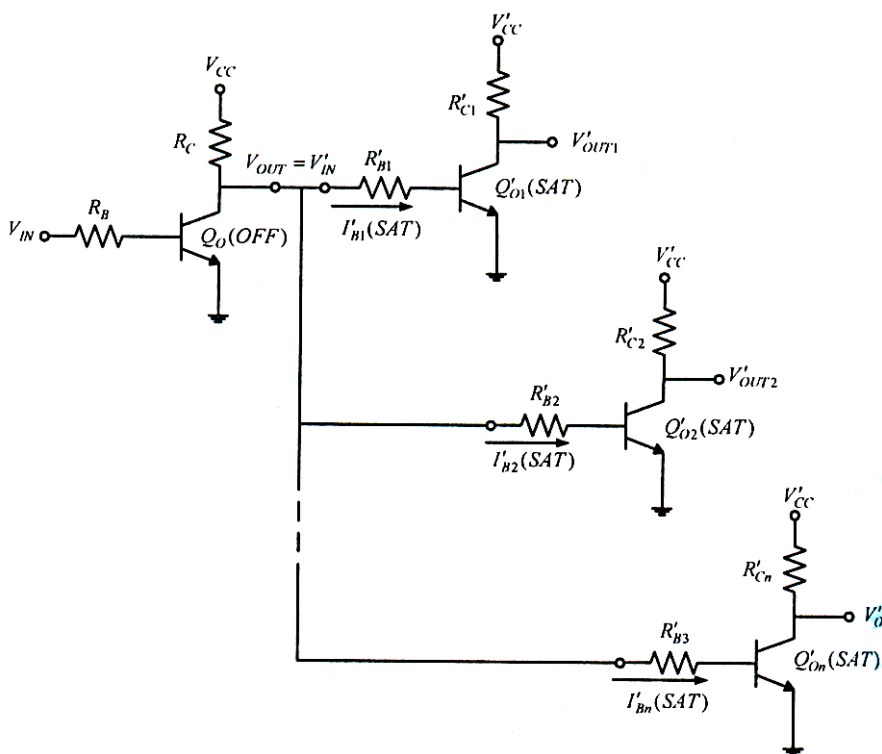
« در ترانزیستور دوقطبی عرض بیس غلظت امیتر و عرض کلکتور می باشد.»

الف. کوچک، کم، کوچک

ب. کوچک، زیاد، بزرگ

ج. بزرگ، کم، بزرگ

د. بزرگ، زیاد، کوچک

۲۱. ماکزیم ظرفیت خروجی برای گیت RTL با $V_{CC}=5V$ و $R_B=10k$ و $R_C=1k$ و $V_{EE}=0.2V$ و $\beta_F=25$ و $V_{BE}(SAT)=0.8V$ چقدر است؟

الف. ۱۰

ب. ۱۲

ج. ۱۸

د. ۲۴

نام درس: الکترونیک دیجیتال

رشته تحصیلی و کد درس: مهندسی سخت افزار

۱۱۱۵۲۰۲

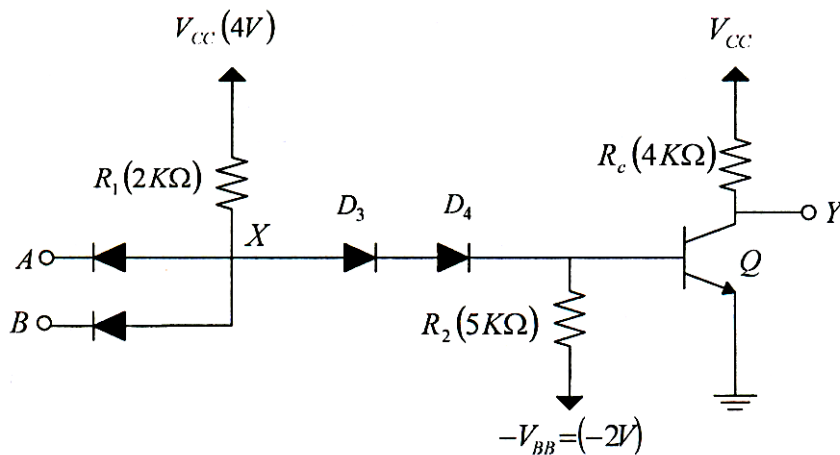
کد سری سؤال: یک (۱)

استفاده از ماشین حساب

مجاز است.

تعداد سؤالات: تستی: ۲۸ تشریحی: ۴
زمان آزمون: تستی: ۷۵ تشریحی: ۶۰ دقیقه
آزمون نمره منفی دارد ○ ندارد ⊗

۲۲. اگر در NAND دو ورودی نوع DTL (شکل زیر) هر دو ورودی در سطح بالا باشد، جریان بیس ترانزیستور Q کدام گزینه است؟
(افت ولتاژ بیس امیترو نیز دیود هنگام روشن بودن ۰.۷ ولت می باشد.)



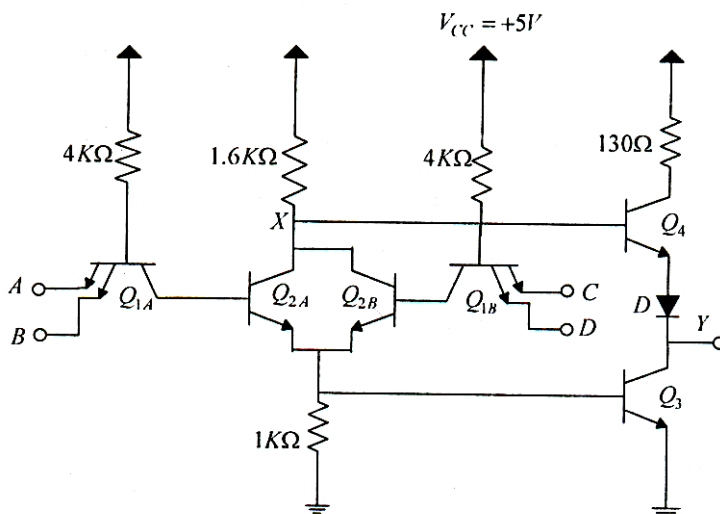
الف. ۰.۵۴(mA)

ب. ۰.۸۲(mA)

ج. ۰.۴۱(mA)

د. ۰.۹۶(mA)

۲۳. گیت TTL شکل زیر کدام تابع را پیاده سازی می کند؟



الف. $\overline{AB + CD}$

ب. $\overline{AB + CD}$

ج. $\overline{AC + BD}$

د. $\overline{AC + BD}$

نام درس: الکترونیک دیجیتال

رشته تحصیلی و گد درس: مهندسی سخت افزار

11152.2

گڈ سری سوال: یک (۱)

استفاده از: ماشین حساب

مجاز است.

تعداد سوالات: تستی: ۲۸ تشریحی: ۴

زمان آزمون: تستی: ۷۵ تشریحی: ۶۰ دقیقه

آزمون نمره منفی دارد ○ ندارد ❁

۲۴. کدام گزینه صحیح است؟

الف. دیود شاتکی باعث اشباع ترانزیستور BJT مربوطه می گردد.

ب. دیود شاتکی بخشی از جریان تحریک بیس BJT را از خود عبور می دهد.

ج. طراحی گیت ECL (منطق تزویج امیتری) چنان بهینه می‌شود که حاشیه‌های نویز بالا و پایین در آن اختلاف زیادی داشته باشند.

د. خروجی گیت های ECL تابع های AND و NAND را تحقق می بخشد.

۲۵. کدام گزینه صحیح است؟

الف. در بیشتر موارد خروجی یک خانواده منطقی را نمی توان بصورت مستقیم به ورودی خانواده منطقی دیگر متصل نمود.

ب. مدارهای واسط برای اتصال خانواده منطقی ECL به یکدیگر استفاده می شود.

ج. بین خانواده های منطقی تراشه های دیجیتال از نوع G_aA_s کمترین مصرف توان را دارند.

د. بین خانواده های منطقی تراشه های دیجیتال از نوع CMOS کمترین تأخیر انتشاری را دارند.

۲۶. کدام گزینه در سرعت یک وسیله نیمه هادی بی تأثیر است؟

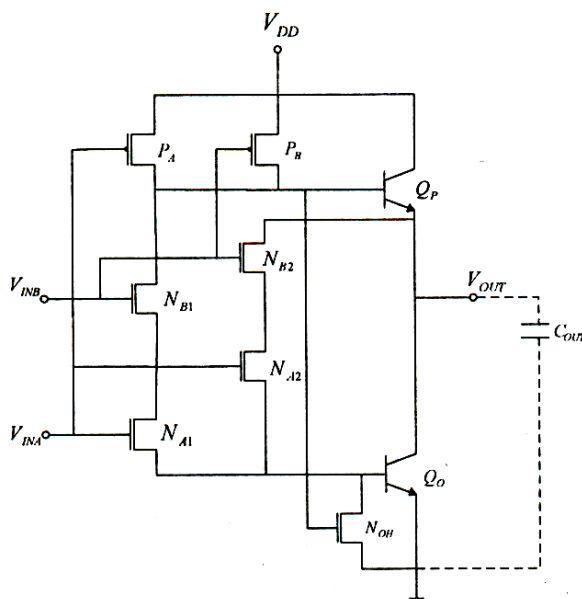
الف. قابلیت تحرک حامل ها

ب. سرعت اشباع حامل

ج. وجود زیر لایه نیمه عایق

د. توان مصرفی پایین

۲۷. کدام گزینه عملکرد مدار زیر که ساختار BiCMOS دارد را بیان می کند؟



OR .5

NAND .7

NOR .

الف. AND

نام درس: الکترونیک دیجیتال

رشته تحصیلی و کد درس: مهندسی سخت افزار

۱۱۱۵۲۰۲

کد سری سؤال: یک (۱)

استفاده از ماشین حساب

مجاز است.

تعداد سؤالات: تستی: ۲۸ تشریحی: ۴

زمان آزمون: تستی: ۷۵ تشریحی: ۶۰ دقیقه

آزمون نمره منفی دارد ○ ندارد ⊗

۲۸. کدام گزینه صحیح است؟

الف. توان مصرفی در تکنولوژی سیلیکون کمتر از تکنولوژی $GaAs$ است.ب. مقاومت در برابر تشعشع در $GaAs$ بالاتر از سیلیکون است.ج. قابلیت تحرک الکترون در سیلیکون بسیار بیشتر از $GaAs$ است.د. از $GaAs$ نمی توان دیود نورانی ساخت.

«سؤالات تشریحی»

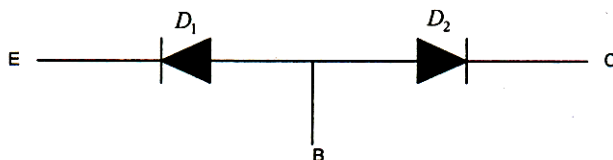
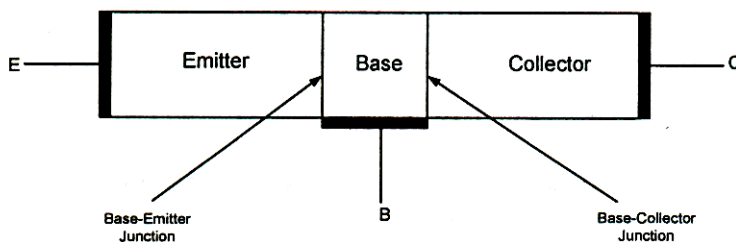
(بارم هر سؤال ۱٫۵ نمره می باشد.)

۱. تابع $Z = \overline{(AB + C)}$ را با منطق CMOS پیاده سازی کنید.۲. خروجی مدار مدار مقایسه کننده ای با ورودی های A_i و B_i و C_{in} بصورت زیر است؛

$$C_{out} = A_i \overline{B_i} + C_{in} (A_i + \overline{B_i})$$

با استفاده از منطق دامینو مداری طراحی کنید که C_{out} را تولید کند.۳. چگونگی عملکرد (ساختار) ترانزیستور npn را توضیح داده و با توجه به بایاس مستقیم یا معکوس بودن دیویدهای D_1 و D_2 در

شکل زیر چهار وضعیت ترانزیستور (۱- قطع، ۲- فعال مستقیم یا فعال، ۳- فعال معکوس، ۴- اشباع) را بنویسید.



ساختار ساده شده یک ترانزیستور npn

۴. تابع $F = \overline{AB + CD}$ را با تکنولوژی TTL کلکتور باز پیاده سازی کنید. (رسم شکل)